



UNIVERSIDADE FEDERAL RURAL DO SEMI-ÁRIDO  
COMISSÃO PERMANENTE DE PROCESSO SELETIVO - CPPS

**CONCURSO PÚBLICO PARA PROFESSOR EFETIVO –**  
**EDITAL Nº 061/2014**

RESULTADO DA PROVA ESCRITA

**Disciplina/Área: Hardware. Sistemas Avançados. Sistemas Digitais. (Pau dos Ferros)**

Candidato(a)	Avaliador 1	Avaliador 2	Avaliador 3	Média
ANDRE LUIZ VIANA PEREIRA	7,0	7,2	7,2	7,13
ANTONIO DENILSON DE SOUZA OLIVEIRA	3,5	4,0	3,0	3,50
GLAUCO GEORGE CIPRIANO MANIÇOBA	6,0	6,0	5,5	5,83
REUBER REGIS DE MELO	6,5	6,1	6,8	6,47
VERONICA MARIA LIMA SILVA	7,6	7,9	7,3	7,60

**OBSERVAÇÕES:**

1 - Os candidatos que obtiveram média aritmética igual ou superior a 7,0 (sete) deverão comparecer à CPPS (Comissão Permanente de Processo Seletivo) no Prédio Central da UFERSA no Campus Oeste em Mossoró, no dia 10/02/2015, terça-feira, às 08h00min para o sorteio da ordem de apresentação.

2 – De acordo com o item 7.7.6 do Edital 061/2014 “É obrigatória a presença do candidato no momento do sorteio da ordem de apresentação e no momento dos sorteios dos pontos da Prova Aptidão Didática, conforme determina o Art. 9º. da Resolução”.

3 – O prazo de recurso será de 24 horas a partir do horário de divulgação deste resultado.

4 – De acordo com o item 9.2.1. do Edital 061/2014 “ O recurso deverá ser feito apenas por via eletrônica, conforme reza o Art. 331 e seus parágrafos do Regimento da UFERSA, pelo e-mail: [cppsrecurso@ufersa.edu.br](mailto:cppsrecurso@ufersa.edu.br).



MINISTÉRIO DA EDUCAÇÃO  
UNIVERSIDADE FEDERAL RURAL DO SEMI-ÁRIDO  
Comissão Permanente de Processo Seletivo - CPPS

## ESPELHO DE PROVA DA ESCRITA

EDITAL 061/2014

DISCIPLINA Hardware, Sistemas Avançados, Sistemas Digitais.

Ponto Cortado: Circuitos lógicos combinacionais: portas lógicas, tabelas-verdade, funções booleanas, análise e projeto.

Expectativa de tópicos abordados:

- Caracterizar circuitos combinacionais no contexto dos sistemas digitais, citando também os circuitos sequenciais. De preferência mostrando que a função de saída de um circuito combinacional depende única e exclusivamente das condições atuais de suas entradas.
- Apresentar a descrição das portas lógicas básicas (AND, OR, NOT), suas tabelas-verdade e simbologias.
- Mostrar como se pode construir outras portas, como NAND, NOR e XOR, a partir das 3 portas básicas.
- Apresentar alguns conceitos da lógica booleana, teoremas e axiomas.
- Falar de técnicas de otimização de circ. combinacionais para se obter implementações simplificadas.
- Exemplificar a análise e o projeto de circuitos combinacionais, mapas de Karnaugh.

Membros da Branca Examinadora

Jose Augusto Nicotini de Oliveira

Marcos Vinícius C. Henriques

Samuel Oliveira de Aguiar

Marcos Vinícius C. Henriques

Jose Augusto Nicotini de Oliveira